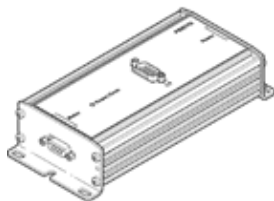


Regulador de final de carrera CMFL

Número de artículo: 567420

FESTO

Para parametrizar y posicionar el cilindro de carrera corta ADNE-...-LAS.



Hoja de datos

Característica	Valor
Modo de funcionamiento del controlador	etapa final de potencia PWM-MOSFET
Función de protección	detección de interrupción de la tensión detección de posición final por software
Display	LED
Elementos de control	sín
Configuración salida digital	según IEC 61131-2
Salidas digitales, lógica de conmutación	PNP (conexión a positivo)
Características de la salida lógica digital	aislamiento galvánico
Intensidad máxima, salidas lógicas digitales	100 mA
Tensión nominal DC, alimentación a la lógica	24 V
Tensión nominal, alimentación de carga DC	24 V opcionalmente 48 V
Corriente nominal alimentación de carga	3 A
Corriente nominal alimentación de la lógica	0,1 A
Corriente de pico, alimentación de carga	4,5 A a 24 V 8 A a 48 V
Corriente máxima, alimentación de lógica	0,2 A
Margen admisible de alimentación de carga	± 5 %
Margen permisible, tensión de la lógica	± 10 %
Marca CE (ver declaración de conformidad)	según la normativa UE sobre EMC
Temperatura de almacenamiento	-20 ... 60 °C
Humedad relativa del aire	sín condensación 0 - 95 %
Resistencia a choques	Según DIN NE 60068-2-27
Tipo de protección	IP65 Conector en estado enchufado
Resistencia a vibraciones	Según DIN NE 60068-2-6
Temperatura ambiente	0 ... 40 °C
Homologación	C-Tick
Peso del producto	470 g
Número de salidas lógicas digitales a 24 V DC	2
Número de entradas lógicas digitales	4
Interfaz del proceso	Acoplamiento E/S
Especificación entrada lógica	Según IEC 61131-2
Entradas digitales, lógica de conmutación	NPN (conexión a negativo) a elegir: PNP (conexión a positivo)
Características de la entrada lógica	aislamiento galvánico
Tipo de fijación	con escuadra de montaje
Indicación sobre el material	contiene substancias perjudiciales para la pintura Conforme con RoHS